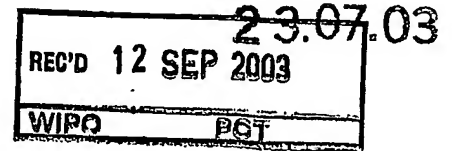


10/525007
PCT/JP03/09338

日 本 国 特 許 庁
JAPAN PATENT OFFICE



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2002年 8月21日

出 願 番 号
Application Number: 特願2002-240578
[ST. 10/C]: [JP2002-240578]

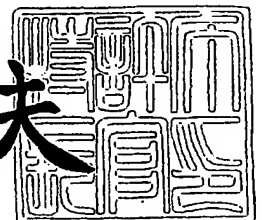
出 願 人
Applicant(s): 株式会社ディスコ

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2003年 8月29日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 P02178

【提出日】 平成14年 8月21日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/68

【発明者】

 【住所又は居所】 東京都大田区東糀谷 2-14-3 株式会社ディスコ内

 【氏名】 荒井 一尚

【特許出願人】

 【識別番号】 000134051

 【氏名又は名称】 株式会社 ディスコ

【代理人】

 【識別番号】 100063174

 【弁理士】

 【氏名又は名称】 佐々木 功

【選任した代理人】

 【識別番号】 100087099

 【弁理士】

 【氏名又は名称】 川村 恭子

【手数料の表示】

 【予納台帳番号】 013273

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体ウェーハの製造方法

【特許請求の範囲】

【請求項 1】 表面に回路が形成された半導体ウェーハの裏面に膜を形成する半導体ウェーハの製造方法であって、

平坦な支持面を有する支持基板の該支持面において半導体ウェーハの表面を支持して該支持基板と該半導体ウェーハとを一体とする一体化工程と、

半導体ウェーハを薄く加工する薄加工装置を用い、該支持基板と一体となった半導体ウェーハの裏面を均一に除去して半導体ウェーハを薄加工する薄加工工程と、

膜形成装置を用い、支持基板と一体となった半導体ウェーハの裏面に膜を形成する膜形成工程と

から少なくとも構成される半導体ウェーハの製造方法。

【請求項 2】 薄加工装置は、半導体ウェーハを保持するチャックテーブルと、該チャックテーブルに保持された半導体ウェーハに作用する薄加工手段とを有し、

半導体ウェーハと一体となった支持基板を該チャックテーブルにおいて保持し、該半導体ウェーハの裏面に該薄加工手段を作用させて薄加工工程を遂行する請求項 1 に記載の半導体ウェーハの製造方法。

【請求項 3】 膜形成装置は、半導体ウェーハを保持する保持部と、該保持部に保持された半導体ウェーハの面に膜を形成する膜形成手段とを有し、

薄加工後の半導体ウェーハと一体となった支持基板を該保持部において保持し、該膜形成手段によって該半導体ウェーハの裏面に膜を形成する請求項 1 または 2 に記載の半導体ウェーハの製造方法。

【請求項 4】 薄加工装置は、薄加工手段として研磨手段を備えた研磨装置である請求項 1 乃至 3 のいずれかに記載の半導体ウェーハの製造方法。

【請求項 5】 膜形成装置は、減圧環境で膜を形成する減圧成膜装置である請求項 1 乃至 4 のいずれかに記載の半導体ウェーハの製造方法。

【請求項 6】 支持基板はガラス基板であり、薄加工工程においては半導体

ウェーハの厚さが $100\mu\text{m} \sim 15\mu\text{m}$ となるように加工される請求項 1 乃至 5 のいずれかに記載の半導体ウェーハの製造方法。

【請求項 7】 ガラス基板の厚さは $1\text{mm} \sim 3\text{mm}$ である請求項 6 に記載の半導体ウェーハの製造方法。

【請求項 8】 半導体ウェーハは、樹脂からなる接着剤を介して支持基板に貼着される請求項 1 乃至 7 のいずれかに記載の半導体ウェーハの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、裏面に膜が形成される半導体ウェーハの製造方法に関する。

【0002】

【従来の技術】

近年の半導体チップの薄型化に伴い、半導体チップを上下に積層して機能、処理能力、記憶容量等の向上を図った積層チップが実用化されており、これによって携帯電話機、ノートブック型パソコン等の薄型化、小型化、軽量化が可能となっている。

【0003】

積層チップの製造においては、半導体ウェーハの段階で、回路が形成された表面から裏面に至る電極を埋設し、裏面の機械的研磨または化学的エッチングを行うことにより電極を露出させると共に、電極を構成する銅等の金属がシリコン等の半導体内部に拡散するのを防止するために、半導体ウェーハの裏面に SiO_2 膜等の絶縁膜を形成している。

【0004】

また、半導体ウェーハの表面にパワートランジスタ等の回路を形成した後に、半導体ウェーハの裏面を研磨またはエッチングし、その裏面に Ti 、 Ag 、 Au 等の金属膜を数十 nm の厚さで形成して半導体ウェーハを構成する技術も実用に供されている。

【0005】

このように表面に回路が形成された半導体ウェーハの裏面を研磨等して薄く形

成した後に裏面に膜を形成する場合においては、半導体チップの熱的及び電気的特性を良好にするために、半導体ウェーハを極力薄く形成することが必要とされる。

【0006】

【発明が解決しようとする課題】

しかしながら、半導体ウェーハの厚さを、例えば $100\mu\text{m} \sim 15\mu\text{m}$ ほどにすると、半導体ウェーハにそりが生じて膜の形成に支障が生じ、膜を均一に形成することができないという問題がある。

【0007】

特に、膜の形成に、減圧環境で膜を形成する減圧成膜装置を用いると、半導体ウェーハを保持する保持テーブルにおいて吸引力を使用することができず、静電式にて半導体ウェーハを保持することとなるため、膜の応力が静電式の保持テーブルの保持力に抗してそりを生じさせることとなり、膜を均一に形成することができなくなる。

【0008】

従って、半導体ウェーハにそりが生じない程度の剛性を持たせるために、その厚さは現状では $200\mu\text{m}$ 程度が限界となっており、それより薄く形成することはできないという問題がある。

【0009】

このように、半導体ウェーハの裏面に膜を形成する場合においては、半導体ウェーハをより薄く形成した場合にも、均一な膜の形成を可能とすることに課題を有している。

【0010】

【課題を解決するための手段】

上記課題を解決するために具体的手段として本発明は、表面に回路が形成された半導体ウェーハの裏面に膜を形成する半導体ウェーハの製造方法であって、平坦な支持面を有する支持基板の支持面において半導体ウェーハの表面を支持して支持基板と半導体ウェーハとを一体とする一体化工程と、半導体ウェーハを薄く加工する薄加工装置を用い、支持基板と一体となった半導体ウェーハの裏面を均

一に除去して半導体ウェーハを薄加工する薄加工工程と、膜形成装置を用い、支持基板と一体となった半導体ウェーハの裏面に膜を形成する膜形成工程とから少なくとも構成される半導体ウェーハの製造方法を提供する。

【0011】

そしてこの半導体ウェーハの製造方法は、薄加工装置が、半導体ウェーハを保持するチャックテーブルと、チャックテーブルに保持された半導体ウェーハに作用する薄加工手段とを有し、半導体ウェーハと一体となった支持基板をチャックテーブルにおいて保持し、半導体ウェーハの裏面に薄加工手段を作用させて薄加工工程を遂行すること、膜形成装置が、半導体ウェーハを保持する保持部と、保持部に保持された半導体ウェーハの面に膜を形成する膜形成手段とを有し、薄加工後の半導体ウェーハと一体となった支持基板を保持部において保持し、膜形成手段によって半導体ウェーハの裏面に膜を形成すること、薄加工装置が、薄加工手段として研磨手段を備えた研磨装置であること、膜形成装置が、減圧環境で膜を形成する減圧成膜装置であること、支持基板はガラス基板であり、薄加工工程においては半導体ウェーハの厚さが $100\mu\text{m}\sim 15\mu\text{m}$ となるように加工されること、ガラス基板の厚さが $1\text{mm}\sim 3\text{mm}$ であること、半導体ウェーハが、樹脂からなる接着剤を介して支持基板に貼着されることを付加的な要件とする。

【0012】

このように構成される半導体ウェーハの製造方法によれば、半導体ウェーハが剛性の高い支持基板によって支持された状態で膜形成工程が遂行されるため、薄加工工程において厚さが $100\mu\text{m}$ 以下のように極めて薄く加工された半導体ウェーハであってもそりが生じることがなく、膜を形成することができる。

【0013】

【発明の実施の形態】

本発明の実施の形態の一例として、図1に示す半導体ウェーハWの裏面を研磨またはエッチングした後に膜を形成する場合について説明する。この半導体ウェーハWの表面には、所定の間隔を置いて複数のストリートSが格子状に形成されており、ストリートSによって区画された多数の矩形領域には回路パターンが施されている。そして、ストリートSを切削することにより、各矩形領域が半導体

チップCとなる。

【0014】

この半導体ウェーハWの裏面の研磨及び膜の形成前に、図2に示す支持基板10と一体とする。この支持基板10は、研磨によって厚さが100 μ m以下のように極めて薄くなった半導体ウェーハを湾曲させずに安定的に支持することができるように剛性の高い部材により構成され、例えばガラス基板を用いることができる。また、ガラスの他に、セラミックス、合金、金属、樹脂等を用いることもできる。ガラス基板を用いた場合には、その厚さは1mm～3mm程度とすることが望ましい。

【0015】

支持基板10の支持面である表面10a及び裏面は平坦に形成され、図3に示すように、支持基板10の表面10aと半導体ウェーハWの表面とが対面するように、接着剤によって両者を貼着して一体とすることにより、表面10aにおいて半導体ウェーハWを支持する（一体化工程）。半導体ウェーハWは、この状態では、回路が形成されていない裏面が露出している。

【0016】

接着剤としては、アクリル系、エステル系、ウレタン系等の樹脂からなる接着剤を用いることが好ましい。また、支持基板10としてガラス基板を用いた場合には、接着剤として紫外線により接着力が低下するタイプのものを使用すれば、後にガラス基板を透過させて接着剤に紫外線を照射することができるため、支持基板10と半導体ウェーハWとの剥離を容易に行うことができる。

【0017】

次に、上記のようにして支持基板10に支持された半導体ウェーハWの裏面を研磨して薄加工を行う。薄加工には、適宜の薄加工装置、例えば図4に示す研磨装置20を使用することができる。

【0018】

研磨装置20においては、基台21の端部から立設した壁部22の内側の面に一対のレール23が垂直方向に配設されており、レール23に沿って支持板24が昇降するのに伴って支持板24に取り付けられた薄加工手段である研磨手段2

5が上下動するよう構成されている。また、基台21上には、ターンテーブル26が回転可能に配設され、更にターンテーブル26上には研磨対象物を保持するチャックテーブル27が回転可能に複数配設されている。

【0019】

研磨手段25においては、垂直方向の軸心を有するスピンドル28の先端にマウタ29を介して研磨ホイール30が装着されており、研磨ホイール30の下面には研磨砥石31が固着され、スピンドル28の回転に伴って研磨砥石31が回転する構成となっている。

【0020】

支持基板10と一体化された半導体ウェーハWは、支持基板10の裏面がチャックテーブル27に保持されることにより支持され、ターンテーブル26の回転によって研磨手段25の直下に位置付けられ、半導体ウェーハWの裏面が上を向いた状態で研磨砥石31と対峙する。

【0021】

そして、研磨砥石31が回転しながら研磨手段25が下降して半導体ウェーハWの裏面に作用して押圧力が加えられることにより裏面が研削され、この研磨を所定量行うことにより、裏面が所定量除去され、半導体ウェーハWが薄加工されて所望の厚さ、例えば $100\mu\text{m}\sim 15\mu\text{m}$ の厚さに形成される（薄加工工程）。

【0022】

なお、薄加工装置としては、研磨装置20の他に、ドライエッチング装置、ウェットエッチング装置等を用いることもできる。また、研磨した後に研磨面をエッチングすることを可能にするために、研磨装置とエッチング装置とを組み合わせてもよい。

【0023】

次に、適宜の膜形成装置を用いて、薄加工された半導体ウェーハWの裏面に膜を形成する。膜形成装置としては、PVD (Physical Vapor Deposition) 装置、CVD (Chemical Vapor Deposition) 装置を用いることができる。以下では図5に示す減圧成膜装置4

0を使用する場合について説明する。

【0024】

この減圧成膜装置40においては、スパッタチャンバー41の内部に静電式にて板状物を保持する保持部42が配設されており、その上方の対向する位置には励磁部材43に支持されてスパッタ源44が配設されている。このスパッタ源44には、高周波電源47が連結されている。また、スパッタチャンバー41の一方の側部には、スパッタガスを導入する導入口45が設けられ、もう一方の側部には減圧源に連通する減圧口46が設けられている。そして、スパッタチャンバー41と励磁部材43とスパッタ源44と導入口45と減圧口46と高周波電源47とで膜形成手段48を構成している。

【0025】

半導体ウェーハWと一体となった支持基板10の裏面が保持部42に保持されることにより、半導体ウェーハWの裏面がスパッタ源44に対向して保持される。そして、励磁部材43によって磁化されたスパッタ源44に高周波電源47から40kHz程度の高周波電力をくわえ、減圧口46からスパッタチャンバー41の内部を 10^{-2} Pa $\sim 10^{-4}$ Pa程度に減圧して減圧環境にすると共に、導入口45からアルゴンガスを導入してプラズマを発生させると、プラズマ中のアルゴンイオンがスパッタ源44に衝突して粒子がはじき出されて半導体ウェーハWの裏面に堆積し、膜が形成される（膜形成工程）。

【0026】

上記のようにして行う膜の形成時には、スパッタチャンバー41の内部が真空中に近い状態となり、保持部42において半導体ウェーハWを吸着することはできないため、静電式にて保持しているが、静電式の保持部42において薄くなった半導体ウェーハWを直接保持することとすると、吸着式に比べて保持力が弱いため、薄くなった半導体ウェーハWにはそりが生じてしまう。

【0027】

しかし、本発明においては、そりが生じない剛性の高い支持基板10を介してこれと一体となった半導体ウェーハWを保持することができるため、薄加工によって厚さが $100\mu\text{m}\sim 15\mu\text{m}$ ほどに形成された半導体ウェーハであってもそ

りが生じることがない。従って、半導体ウェーハWの裏面に高精度に均一な膜を形成することができる。

【0028】

【発明の効果】

以上説明したように、本発明に係る半導体ウェーハの製造方法によれば、半導体ウェーハが剛性の高い支持基板によって支持された状態で膜形成工程が遂行されるため、薄加工工程において厚さが $100\mu\text{m}$ 以下のように極めて薄く加工された半導体ウェーハであってもそりが生じることがない。従って、極めて薄い半導体ウェーハの裏面にも均一な膜を形成することができ、半導体ウェーハのより一層の薄型化が可能となる。特に、膜形成工程が減圧環境で行われる場合には、吸着により半導体ウェーハを保持することができないにもかかわらず、そりを生じさせることなく膜を形成することができるという優れた効果を奏する。

【図面の簡単な説明】

【図1】

本発明が適用される半導体ウェーハの一例を示す斜視図である。

【図2】

同半導体ウェーハと一体化される支持基板の一例を示す斜視図である。

【図3】

同半導体ウェーハと支持基板とが一体化された状態を示す斜視図である。

【図4】

本発明を構成する薄加工工程に用いる研磨装置の一例を示す斜視図である。

【図5】

本発明を構成する膜形成工程に用いる減圧成膜装置の一例を示す略示的断面図である。

【符号の説明】

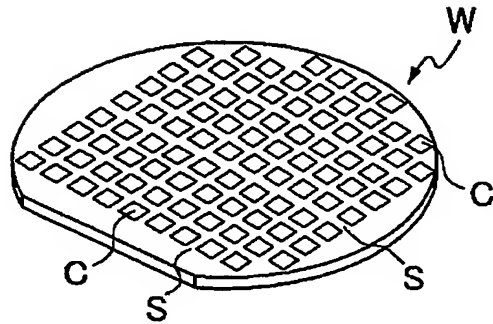
W…半導体ウェーハ 10…支持基板
20…研磨装置 21…基台 22…壁部
23…レール 24…支持板 25…研磨手段
26…ターンテーブル 27…チャックテーブル

2 8 …スピンドル 2 9 …マウンタ
3 0 …研磨ホイール 3 1 …研磨砥石
4 0 …減圧成膜装置 4 1 …スパッタチャンバー
4 2 …保持部 4 3 …励磁部材
4 4 …スパッタ源 4 5 …導入口
4 6 …減圧口 4 7 …高周波電源
4 8 …膜形成手段

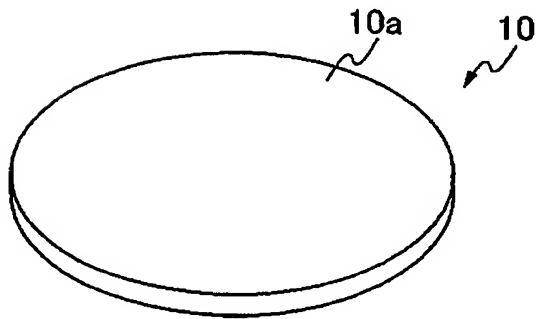
【書類名】

図面

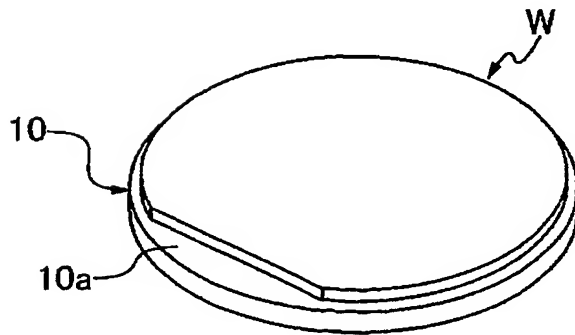
【図 1】



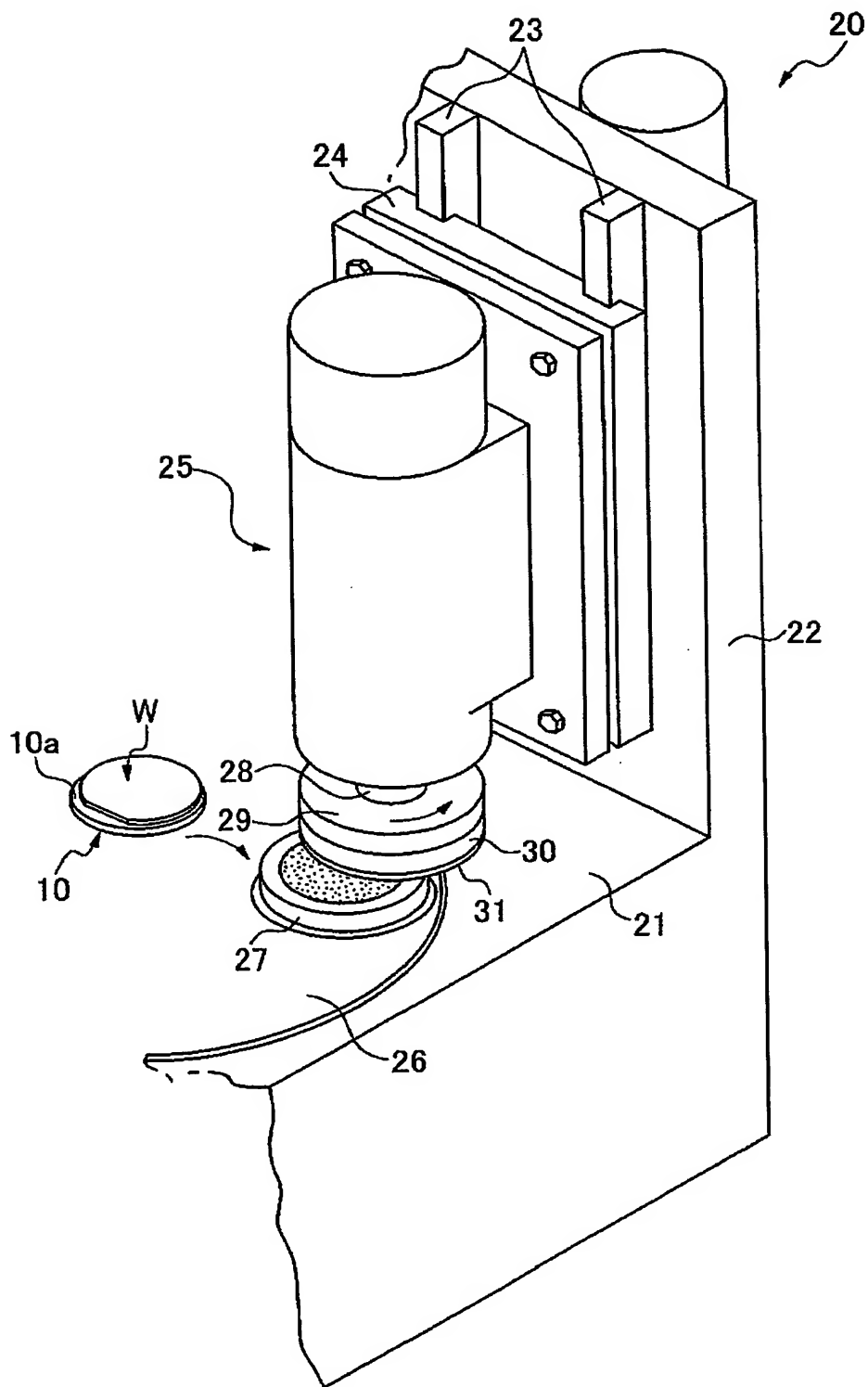
【図 2】



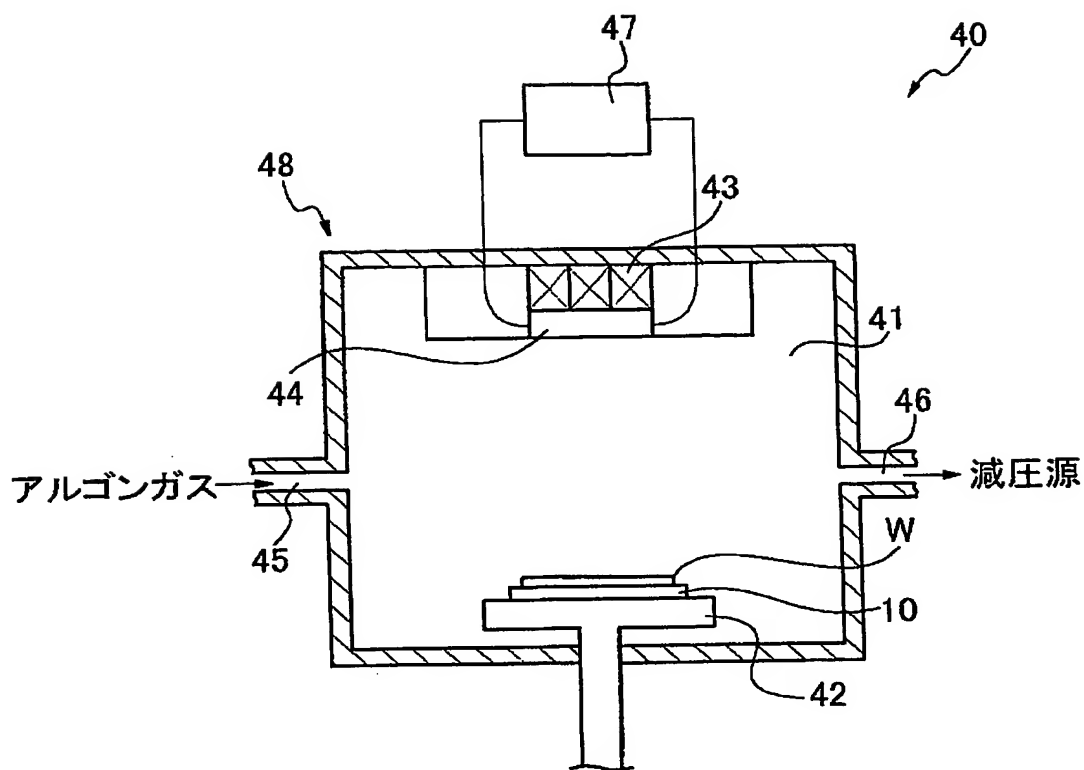
【図 3】



【図4】



【図 5】



【書類名】 要約書

【要約】

【課題】 厚さが $100\mu\text{m}$ 以下のような極めて薄い半導体ウェーハの裏面に、均一な膜を形成することを可能とする。

【解決手段】 平坦な支持面を有する支持基板10の支持面において半導体ウェーハWの表面を支持して支持基板10と半導体ウェーハWとを一体とし、薄加工装置を用いて支持基板10と一体となった半導体ウェーハWの裏面を研磨またはエッチングして薄加工を行った後に、膜形成装置40を用い、支持基板10と一体となった半導体ウェーハWの裏面に膜を形成する。半導体ウェーハWは支持基板と一体となっているため、厚さが $100\mu\text{m}$ 以下のように薄く形成された半導体ウェーハでもそりが生じないため、膜を均一に形成することができる。

【選択図】 図5

特願 2 0 0 2 - 2 4 0 5 7 8

出 願 人 履 歴 情 報

識別番号

[0 0 0 1 3 4 0 5 1]

1. 変更年月日

1 9 9 0 年 8 月 1 0 日

[変更理由]

新規登録

住 所

東京都大田区東糀谷 2 丁目 1 4 番 3 号

氏 名

株式会社ディスコ